

Рис. 26

MB81461-12, M5M4C264L-12 (Малайзия, Япония). Расположение выводов HM53461ZP-12 показано на рис. 27. Ее справочные данные можно найти в [9]. Все перечисленные микросхемы представляют собой двухпортовые видео-ОЗУ. Каждая имеет динамический RAM-порт с организацией 64K×4 и последовательный SAM-порт, содержащий четыре регистра по 256 бит. Двухпортовая архитектура сводит к минимуму конфликты между процессором и устройством формирования видеосигналов, ускоряя тем самым обработку графической информации.

RAM-порт видео-ОЗУ подобен обычному динамическому с произвольной выборкой и управляется сигналами RAS, CAS, WE. Данные записываются и считываются по шине I/O1—I/O4. Время выборки — 100...150 нс, цикл регенерации — не более 4 мс. В приставках "Sega" (схема на рис. 26) шина данных RAM-портов объединена с шиной адреса A0—A7. Это сделано для уменьшения общего числа соединительных линий.

SAM-порт управляется сигналами DT/OE, SOE, SC. Его шина данных — SI/O1—SI/O4. Это порт "быстрого" доступа с временем выборки 40...60 нс. Между RAM- и SAM-портами имеется 256-разрядный тракт обмена данными. Операции обмена производятся в цикле RAS—CAS при определенных значениях управляющих сигналов. Обращения к портам могут быть асинхронными. Процессор имеет право изменять через RAM-порт информацию в любой ячейке видео-ОЗУ даже во время формирова-

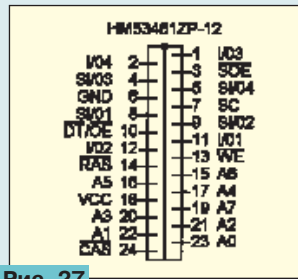


Рис. 27

ния видеосигналов из выводимых в SAM-порт данных. Предусмотрен специальный режим маскированной записи, позволяющий изменить состояние нескольких разрядов ячейки памяти, не затрагивая остальных (например, быстро нарисовать линию на фоне имеющегося изображения).

При подборе замены микросхем памяти следует учитывать не только их информационную емкость, но и конструктивное исполнение. Например, на многих процессорных платах установлены микросхемы в корпусах SOP для поверхностного монтажа. Их можно без особого труда заменить аналогами в корпусах DIP, если на печатной плате предусмотрены контактные площадки под оба типа корпусов. В противном случае потребуются изготовить переходную плату.

КСБ. Это важнейший узел процессорной платы. Все входящие в него микросхемы многофункциональны. К ним подводятся практически все сигналы от микропроцессоров MC68000 и Z80A, ОЗУ и разъемов. В качестве примера приведем состав КСБ серии TA:

- TA-04 — БИС управления и обработки (100 выводов);
- TA-05 — БИС сопряжения и обслуживания периферии (80 выводов);
- TA-06 — БИС видеопроцессора (128 выводов);
- TA-07 — БИС стереофонического синтезатора звуков (28 выводов).

Часто применяется и серия SE, состоящая из трех микросхем (SE-93, SE-94 и SE-95), выполняющих подобные функции. Наиболее удачным следует признать использование в последних моделях приставок "Sega-2" микросхемы MD270, заменяющей весь КСБ. За малые габариты и повышенную надежность пришлось заплатить корпусом, имеющим 208 выводов с шагом 0,5 мм.

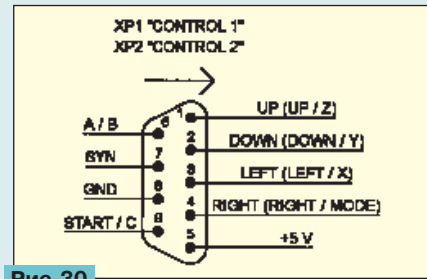


Рис. 30

ВИЛКИ XP1 ("CONTROL 1") И XP2 ("CONTROL 2"). На рис. 28 и 29 приведены схемы их соединения с КСБ соответственно в "Sega-1" и "Sega-2". Внешний вид вилок и назначение их выводов показаны на рис. 30. Названия цепей в скобках относятся к "Sega-2". Цепь питания (VC2) защищена от коротких замыканий в джойстиках резистором R43, общим для XP1 и XP2. Иногда он заменен перемычкой. Резисторы R44—R47 показаны для примера. В различных моделях приставок они могут быть включены в разные цепи, их число может быть больше или меньше.

Таблица 1

Контакт	Цепь	Контакт	Цепь
A1 (2)	CTRL	B1 (1)	GND
A2 (4)	YA2	B2 (3)	—
A3 (6)	A0	B3 (5)	OE
A4 (8)	A1	B4 (7)	D0
A5 (10)	A2	B5 (9)	D1
A6 (12)	A3	B6 (11)	D2
A7 (14)	A4	B7 (13)	D3
A8 (16)	A5	B8 (15)	D4
A9 (18)	A6	B9 (17)	D5
A10 (20)	A7	B10 (19)	D6
A11 (22)	A8	B11 (21)	D7
A12 (24)	GND	B12 (23)	GND
A13 (26)	A9	B13 (25)	D8
A14 (28)	A10	B14 (27)	D9
A15 (30)	A11	B15 (29)	D10
A16 (32)	A12	B16 (31)	D11
A17 (34)	A13	B17 (33)	D12
A18 (36)	A14	B18 (35)	D13
A19 (38)	A15	B19 (37)	D14
A20 (40)	A16	B20 (39)	D15
A21 (42)	WE1	B21 (41)	YB21
A22 (44)	WE2	B22 (43)	XB26
A23 (46)	XB21	B23 (45)	YB23
A24 (48)	YA24	B24 (47)	YB24
A25 (50)	—	B25 (49)	YB25
A26 (52)	VC1 (+5 B)	B26 (51)	VC1 (+5 B)
A27 (54)	—	B27 (53)	—
A28 (56)	VCC-IN	B28 (55)	VCC-IN
A29 (58)	SOUND7	B29 (57)	SOUND6
A30 (60)	GND	B30 (59)	GND

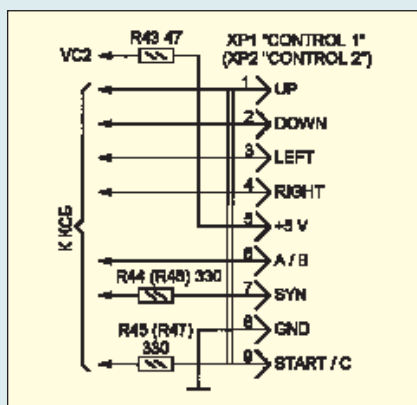


Рис. 28

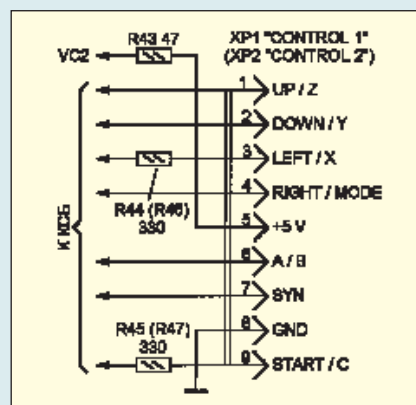


Рис. 29