

Таблица 9

Процессор	Производительность, усл. ед., при объеме ОЗУ, Мбайт		
	16	32	48
Pentium-133	32	33,3	34,1
Pentium-166	33,7	35,1	36,1
Pentium-200	35,6	36,9	38,2

Обращает на себя внимание тот факт, что у высокопроизводительных процессоров рост быстродействия за счет увеличения объема памяти выше, чем у "медленных". Это неудивительно — чем меньше потери времени на свопинг, практически одинаковые и для Pentium-75, и для Pentium-166, тем ближе соотношение производительности систем к соотношению тактовых частот используемых в них процессоров. Поэтому увеличение объема ОЗУ до 32 Мбайт, желательное для младших моделей процессоров пятого поколения, превращается в обязательное для старших моделей. Без этого использование 200...266-мегагерцевых процессоров теряет смысл — они работают на уровне 133-мегагерцевых.

В табл. 9 приведены результаты тестирования Pentium-133, Pentium-166 и Pentium-200, полученные с помощью Winstone 97. В связи с тем что он требует для выполнения минимум 16-мегабайтного ОЗУ, испытания проводились при трех значениях объема: 16, 32 и 48 Мбайт. В рассматриваемом случае повышение производительности за счет увеличения объема памяти с 16 до 32 Мбайт не столь заметно, как в предыдущем (с 8 до 16), но больше того, которое получалось при увеличении его с 16 до 32 Мбайт. Последнее наглядно подтверждает тот факт, что Windows 95 требует, по крайней мере, в полтора раза больше оперативной памяти, чем Windows 3.x.

Таким образом, использование нового программного обеспечения приводит к тому, что уже даже 32 Мбайт являются тем минимальным значением объема ОЗУ, которое должно быть в компьютерах с Pentium-200 и выше. Замена этих процессоров на более мощные даст прирост быстродействия только в том случае, если система укомплектована ОЗУ объемом 48...64 Мбайт. Конечно, для тех, кто располагает младшей "четверкой" с ОЗУ 8 Мбайт, все это выглядит несколько странно — им, хотя и на пределе, но хватает имеющейся памяти. И так будет до тех пор, пока они не замахнутся на какую-либо "двухсотку". Если, приобретя ее, они оставят всего 8 или 16 Мбайт ОЗУ, то рискуют почувствовать не такой заметный прирост производительности системы в целом, какой можно было бы ожидать.

О ВЛИЯНИИ ТИПА ИСПОЛЬЗУЕМОЙ ПАМЯТИ

Прежде чем рассказывать о влиянии на производительность типа используемой памяти, автор считает необходимым описать основные особенности этих микросхем.

Как известно, динамическая память (DRAM) выполняется на конденсаторах, организованных в виде матрицы из

столбцов и строк. Адрес ячейки памяти состоит из двух частей: старшей половины (строки) и младшей (столбца). Область элементов с одним и тем же адресом строки называют страницей (Page). Особенность DRAM — мультиплексирование адресов строки и столбца. Оба адреса последовательно подаются на входы микросхемы через одни и те же выводы. Передачей адресов управляют строкибирующие сигналы адресов строки (RAS) и столбца (CAS) соответственно. В те промежутки времени, когда эти сигналы активны, адресная информация должна быть достоверной.

После получения адреса строки микросхема считывает и сохраняет ее в промежуточном буфере. Он выполнен на

тре-зашелке DRAM, то дальше его нужно просто инкрементировать после считывания каждого байта, что и выполняется внутри многих современных микросхем DRAM.

Пакет характеризуется числом системных тактов, затрачиваемых на каждый цикл чтения двойного слова. Например, 3—2—2—2 означает, что на передачу стартового адреса и получение двойного слова в первом цикле чтения (lead-off cycle) требуется три такта, а на чтение остальных — по два.

Дополнительно сократить время обращения к памяти оказалось возможным за счет чередования адресов (попеременной выборки двойных слов данных из разных банков памяти) и кон-

Таблица 10

Системная плата (тип ОЗУ)	Производительность, усл. ед., с процессором			
	Pentium-133	Pentium-150	Pentium-166	Pentium-200
SVX-B (PM DRAM)	63,5	65,8	71,3	74,3
SVX-B (EDO DRAM)	72,2	73,0	77,7	82,4

элементах статической памяти и носит название усилителя чтения (Sense Amplifier). Затем из него выбираются данные в соответствии со считанным адресом столбца. Одновременно информация из буфера перезаписывается на прежнее место, в исходную строку. Таким образом, цикл чтения осуществляет обновление информации, т. е. подзарядку всех конденсаторов, содержащих биты единичного уровня. Операция записи осуществляется аналогично: вначале вся строка считывается в соответствующий буфер, затем в нем модифицируется изменяемый байт, после чего вся строка возвращается на прежнее место, осуществляя при этом поддержку "единичек" на требуемом уровне. Во время отсутствия сигналов чтения/записи подзарядку емкостей (регенерацию) осуществляет контроллер динамического ОЗУ. Для этого на адресной шине устанавливаются только адреса строк, сопровождаемые выдчей сигнала RAS.

Практически все современные микросхемы DRAM поддерживают режим страничной адресации (Page Mode). Обычно их называют PM DRAM. При работе в этом режиме обращение к ячейкам, расположенным в пределах одной страницы, не требует постоянной многократной передачи адреса строки. Достаточно передать его один раз и далее изменять лишь адрес столбца, сопровождая это изменение установкой в активное состояние только сигнала CAS. Особенно заметно повышается быстродействие при пакетном режиме работы с памятью.

Под пакетом понимают последовательность актов доступа к ячейкам памяти, расположенным непосредственно одна за другой. Это может быть, например, загрузка одной кэш-строки четырьмя двойными словами (16 байт). В этом случае естественно использовать преимущества режима страничной адресации, поскольку вероятность того, что часть байтов пакета расположена на одной странице, а часть — на другой, весьма мала. Более того, поскольку ячейки располагаются одна за другой, их адреса отличаются на 1. Таким образом, если адрес столбца уже запомнен в регис-

вейризации. В последнем случае следующий адрес столбца подается на микросхеме памяти еще до начала чтения процессором последнего двойного слова. При этом несчитанные данные запоминаются в регистре-зашелке на выходе DRAM.

По такому принципу выполнена так называемая EDO DRAM. Наличие защелки позволяет сократить до минимума длительность сигнала CAS и считывать данные в момент инкрементирования адреса столбца и перезаписи его внутри микросхемы на исходное место. Поэтому чтение данных из EDO DRAM может осуществляться заметно быстрее, чем из PM DRAM. Правда, процесс записи в EDO DRAM ничем не отличается от такового при использовании обычных PM DRAM, и записывают данные микросхемы обоих типов с одной скоростью.

Следует отметить, что EDO DRAM крайне плохо функционируют в системных платах для процессоров 486 в силу того, что используемые в последних chipset не рассчитаны на этот тип памяти. Они работают в режиме чередования адресов. При этом, когда сигнал CAS снят с одного из банков данных, выводы данных микросхем этого банка должны перейти в "серое" состояние, не характерное для EDO DRAM. Неубранные данные первого банка входят в конфликт с вновь появившимися данными второго, что порождает конфликт, препятствующий правильному считыванию информации.

Вслед за EDO DRAM были разработаны и более быстродействующие микросхемы, получившие название BEDO DRAM. Их достоинство — возможность сцепления пакетов, расположенных в одной и той же странице. При этом полностью исключаются лишние задержки. Стартовый адрес последующего пакета пересылается вместе с последним сигналом CAS предыдущего. Применение BEDO DRAM имеет преимущества при использовании очень длинных последовательных пакетов, требующих при этом ответствующий контроллер ОЗУ.

Следующим этапом в развитии технологии DRAM стало появление так называемой синхронной динамической памяти SDRAM, работающей по тому же